

DIALOG(R) File 347:JAPIO  
(c) 1999 JPO & JAPIO. All rts. reserv.

03054689     \*\*Image available\*\*  
SEMICONDUCTOR LIGHT DETECTION DEVICE

PUB. NO.:        02-030189    JP 2030189    A]  
PUBLISHED:      January 31, 1990 (19900131)  
INVENTOR(s):    HIRANO TAKAMASA  
                 OTAKA KENGO  
APPLICANT(s):   OKI ELECTRIC IND CO LTD [000029] (A Japanese Company or  
                 Corporation), JP (Japan)  
APPL. NO.:      63-179187    [JP 88179187]  
FILED:          July 20, 1988 (19880720)  
INTL CLASS:     [5] H01L-031/10  
JAPIO CLASS:    42.2 (ELECTRONICS -- Solid State Components)  
JOURNAL:        Section: E, Section No. 915, Vol. 14, No. 178, Pg. 43, April  
                 10, 1990 (19900410)

#### ABSTRACT

PURPOSE: To obtain a semiconductor optical detection device whose photodetection efficiency is excellent irrespective of wavelengths by installing the following: a semiconductor substrate; a junction layer of an opposite conductivity type on it; a first region which has been formed in such a way that the junction layer is sandwiched between the semiconductor substrate and this region and whose conductivity type is identical to that of the semiconductor substrate; a second region which comes into contact with the first region and reaches the semiconductor substrate and whose conductivity type is identical to that of the semiconductor substrate.

CONSTITUTION: The following are provided: a semiconductor substrate 11; a junction layer 12a which has been formed on the semiconductor substrate 11 and whose conductivity type is opposite to that of the semiconductor substrate 11; a first region 18 which has been formed in such a way that the junction layer 12a is sandwiched between the semiconductor substrate 11 and this region and whose conductivity type is identical to that of the semiconductor substrate 11; a second region 15 which comes into contact with the first region 18 and reaches the semiconductor substrate 11 and whose conductivity type is identical to that of the semiconductor substrate 11. For example, an impurity introduction region 18 as a first impurity introduction region formed in such a way that an n-type isolation region 12a as a junction layer is sandwiched between a p-type silicon substrate 11 as a semiconductor substrate and this region is formed in such a way that its one part comes into contact with a p-type isolation region 15 as a second impurity introduction region; it is connected to the p-type silicon substrate 11 via the isolation region 15.

⑤ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

④ 公開 平成2年(1990)1月31日

H 01 L 31/10

7733-5F H 01 L 31/10

A

審査請求 未請求 請求項の数 2 (全6頁)

⑥ 発明の名称 半導体光検出装置

⑦ 特 願 昭63-179187

⑧ 出 願 昭63(1988)7月20日

⑨ 発 明 者 平 野 貴 正 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
 ⑩ 発 明 者 大 鷹 健 吾 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
 ⑪ 出 願 人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号  
 ⑫ 代 理 人 弁理士 菊 池 弘

明 細 書

1. 発明の名称

半導体光検出装置

2. 特許請求の範囲

(1) 半導体基板と、

該半導体基板上に形成された上記半導体基板と  
逆導電型の接合層と、

上記半導体基板とて上記接合層を挟むように設  
けられた上記半導体基板と同導電型の第1の領域  
と、

該第1の領域と接し且つ上記半導体基板に到達  
するように設けられた上記半導体基板と同導電型  
の第2の領域と、

を備えた事の特徴とする半導体光検出装置。

(2) 半導体基板と、

該半導体基板上に形成された上記半導体基板と  
逆導電型の接合層と、

上記半導体基板とて上記接合層を挟むように設  
けられた上記半導体基板と同導電型の第1の領域  
と、

上記半導体基板に到達するように設けられた上  
記半導体基板と同導電型の第2の領域と、

上記第1及び第2の領域を電極材料で接続した  
接続部と、

を備えた事の特徴とする半導体光検出装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、光起電力効果を利用した例えばホト  
ダイオードのような半導体光検出装置に関し、そ  
の受光効率の改善に関するものである。

(従来の技術)

第3図は第1の従来例における半導体光検出装  
置の断面構造を示し、同図において、例えばp型  
の半導体基板1上にn型のエピタキシャル成長層  
2を生成し、エピタキシャル成長層2の半導体基  
板1と反対側の領域にp型の不純物導入領域3を  
形成してpn接合を有するホトダイオード構造に  
する。又、上記不純物導入領域3の周囲は、p型  
の不純物導入によって形成されるアイソレーシ  
ョン領域4によってエピタキシャル成長層2を分

し、不純物導入領域3を含む表面上に反射防止膜としての絶縁層5が形成される。この絶縁層5にコンタクトホールが形成されて不純物導入領域3及びエピタキシャル成長層2と接続している外部引出し用電極6、8が形成される。

第4図は第2の従来例における半導体光検出装置の断面構造を示し、同図において、第3図と同じ、又は相当部分には同符号を付してある。第1の従来例と異なる点は、不純物導入領域3を設けてない点であり、半導体基板1とエピタキシャル成長層2とでp-n接合を形成している。又、もう一方の外部引出し用電極(図示せず)は半導体基板1の露出表面である裏面に形成されている。

次に動作について説明する。透明な絶縁層5側から光が照射されると、この入射光のエネルギーによりp-n接合部に電子-正孔対が生成する。半導体光検出装置の空乏層の電界によって、正孔は半導体基板1(及び不純物導入領域3)等へ、電子はエピタキシャル成長層2へ移動して分離され、一方が正に、他方が負に帯電する。外部引出し用

きいためにエピタキシャル成長層2の表面付近で主に発生したキャリアが半導体基板1に流れ込む効率が低下し、受光感度が低下する等の課題があった。

本発明は、以上述べた長波長又は短波長のいずれかの波長の入射光に対して光感度が低下する課題を解決し、波長の区別なく受光効率の優れた半導体光検出装置を提供することを目的とする。

(課題を解決するための手段)

本発明の半導体光検出装置は、半導体基板と、半導体基板上の逆導電型の接合層と、半導体基板とでこの接合層を挟むように形成された半導体基板と同導電型の第1の領域と、この第1の領域と接し且つ半導体基板に到達する半導体基板と同導電型の第2の領域とを設けたものである。

本発明の他の発明の半導体光検出装置は、半導体基板と、半導体基板上に形成された半導体基板と逆導電型の接合層と、半導体基板とで接合層を挟むように形成された半導体基板と同導電型の第1の領域と、半導体基板に到達する半導体基板と

電極6、8を接続すると、光の照射中、絶縁層5で電流が流れる。

(発明が解決しようとする課題)

しかしながら、上記構成の装置では構造のいずれかをとることにより、以下に述べる課題があった。

第3図に示す半導体光検出装置の場合には、エピタキシャル成長層2内に、入射光により発生したキャリアは、不純物導入領域3へ流入して光電流になるものと、半導体基板1及びアイソレーション領域4に流入して光電流とならないものとに分かれ、光電流にならない分だけ受光感度が低下する。これは入射光の波長が長いもの程、顕著にあらわれ長波長の入射光に対する感度が著しく低下する課題があった。

第4図に示す半導体光検出装置の場合には、エピタキシャル成長層2と半導体基板1とのp-n接合部が表面より深い位置にあるために波長の長い入射光に対しては半導体通過時の減衰が少なく有効であるが、短波長の入射光に対しては減衰が大

同導電型の第2の領域と、第1及び第2の領域を電極材料で接続した接続部とを設けたものである。  
(作用)

本発明における半導体光検出装置は、長波長の入射光で誘起されたキャリアをその近くの第1の領域と半導体基板に流入させ、短波長の入射光で誘起されたキャリアをその近くの第1の領域に流入させ、半導体基板と第1の領域とは電氣的に普通状態にしてあるのでp-n接合部内に光誘起された全キャリアを効率良く吸収し、受光効率を向上させるようにした。

(実施例)

以下、本発明の実施例を図面に基づいて説明する。第1図は本発明の一実施例による半導体光検出装置の構造を説明するための工程図である。

まず、第1図(A)において、比抵抗が $25\Omega\cdot\text{cm}$ で(111)の研磨面を有するp型のシリコン基板11を用意し、この上に比抵抗が $4.3\Omega\cdot\text{cm}$ のn型エピタキシャル成長層12を厚さ略 $7\mu$ に成長させ、さらにその上に厚さ略5000Åのシリコン酸化膜13

を形成する。

次に、第1図(E)に示すように、フォトリソ・エッチング技術によりシリコン酸化膜13を選択的に除去してアイソレーション形成用のパターンを形成し、エピタキシャル成長層12の露出部分を含む全面上に拡散法によりボロンをデポジションし、その時にボロンシリケートガラス膜(以下、BSG膜と称す)14が形成され、その表面を軽く除去した後に、そのボロンをエピタキシャル成長層12にドライブインする。

次に、第1図(F)に示すように、上記ボロンのドライブインによりシリコン基板11に到達するp型アイソレーション領域15が形成され、このp型アイソレーション領域15によりエピタキシャル成長層12にn型の分離領域12aが形成される。その後、シリコン酸化膜13等を除去する。

次に、第1図(G)に示すように、n型の分離領域12aを含む全面にシリコン酸化膜16を厚さ約4500Åに形成し、次に、フォトリソ・エッチング技術によりアイソレーション領域15と分離

が形成され、その表面を軽く除去した後にそのリンをn型分離領域12aにドライブインすると共にシリコン酸化膜を成長させる。

次に、第1図(H)に示すように、上記リンのドライブインによりn型のコンタクト部20が形成される。その後、第1の不純物導入領域18とコンタクト部20にそれぞれ通じるコンタクトホール21a、21bを形成するためにフォトリソ・エッチング技術によりシリコン酸化膜16を選択的に除去する。

次に、第1図(I)に示すように、上記エッチング除去部分を含む全面上に蒸着によりアルミニウム膜を厚さ1.4μ程度に形成し、このアルミニウム膜をフォトリソ・エッチング技術により選択的に除去して、不純物導入領域18に接する第1の配線22aとコンタクト部20に接する第2の配線22bを形成する。

上記のようにして製造した半導体光検出装置は、接合層としてのn型分離領域12aを半導体基板としてのp型シリコン基板11とで決むように形

成し、12aの各一部分の上面が露出するようによりシリコン酸化膜16を選択的に除去し、その露出部分を含む全面上にボロンを拡散法によりデポジションし、その時にBSG膜17が形成され、その表面を軽く除去した後に、そのボロンをn型分離領域12aにドライブインすると共にシリコン酸化膜を成長させる。

次に、第1図(J)に示すように、上記ボロンのドライブインによりn型の分離領域12aの上面の一部にアイソレーション領域15と接するようによりシリコン酸化膜16が形成される。又、この上に形成された厚さ約4500Åのシリコン酸化膜16を除去し、露出したn型の分離領域12a表面部分上を含む全面上に拡散法によりリンをデポジションし、その時にリンシリケートガラス膜(以下、PSG膜と称す)19

成された第1の不純物導入領域としての不純物導入領域18は、第2の不純物導入領域としてのp型アイソレーション領域15の一部が接するようにより形成され、アイソレーション領域15を介してp型シリコン基板11に接続されている。

なお、半導体基板としては、長波長の入射光に対する受光部とするために半導体素子表面より奥側に空乏層及び有効拡散長がのびるように低p型不純物基板を使用することが望ましい。

又、n型のエピタキシャル成長層12としては、半導体光検出装置以外に集積されるデバイスが同一基板内に形成でき、且つ、シリコン基板11とエピタキシャル成長層12内に形成する不純物導入領域18とが接しない厚さが必要である。又、n型のエピタキシャル成長層12を低濃度の不純物量とし、厚さを厚くした方が半導体光検出装置の受光効率を考慮に入れた場合には有効であるが、低濃度化することにより他の周辺デバイスのシリコン抵抗の増大及び厚さを厚くすることによりアイソレーション領域15の横方向への拡がりの増

加によるダイスサイズの増大等の問題が発生するため、以上の事を考慮に入れた上でn型エピタキシャル成長層12の生成条件を決定することが望まれる。

又、不純物導入領域18としては、半導体光検出装置以外の周辺デバイスのp型不純物導入領域を形成する際に同時に形成したが、短波長の入射光に対しては、不純物導入領域18の深さが浅い方が受光効率に因して有効となるため、周辺デバイスのp型不純物導入領域を形成後に浅く形成した方が好ましい。

上記実施例においては、不純物導入領域18、アイソレーション領域15及びシリコン基板11とから成る部分が第1の配線22aによりアノード側として接地され、カソード側のn型分離領域12aとコンタクト部20を介して接触している第2の配線22bが次段の回路の高圧側に接続されている。

次に、第1図(6)により動作について説明する。透明なシリコン酸化膜16側から光が入射すると

表面に不純物導入領域18を形成してアイソレーション領域15と接触させたが、第1の不純物導入領域のその接触部の一部のみをアイソレーション領域と接触するようにしても良い。例えばエピタキシャル成長層の表面内に第1の不純物導入領域を形成し且つエピタキシャル成長層側面に一部を露出させてアイソレーション領域と接触させるようにしても良い。

第2図は本発明の他の実施例による半導体光検出装置の構造を示す断面図である。同図において、第1の実施例と同一、又は相当部分には第1図(6)と同符号を付してある。この実施例では、不純物導入領域18をアイソレーション領域15から分離してn型分離領域12a内に形成し、シリコン酸化膜16に不純物導入領域18とアイソレーション領域15にそれぞれ通じるコンタクトホール23a、23bを形成する。これらのコンタクトホール23a、23bを越えて接続するアルミニウム配線22cを形成することにより、不純物導入領域18とアイソレーション領域15即ちシリ

その光エネルギーによりn型エピタキシャル成長層12の分離領域12aとp型シリコン基板11及びp型の不純物導入領域18とのp-p接合部に正孔-電子対が生成される。この場合、入射光の長波長光成分によりp型シリコン基板11及びp型の第1の不純物導入領域18間のp-p接合部に正孔-電子対が生成し、入射光の短波長光成分によりp型の不純物導入領域18間のp-p接合部に正孔-電子対が生成する。上記p-p接合部の空乏層の電界効果により、正孔はシリコン基板11、アイソレーション領域15や不純物導入領域18へ、電子はエピタキシャル成長層12の分離領域12aへ移動して分離され、正-負に帯電する。しかし、第1の配線22aと電気的に導通状態にある第1の不純物導入領域18、アイソレーション領域15及びシリコン基板11とは回路を介して第2の配線22bに接続されているので光電流が効率良く結集を経て流れる。

なお、本実施例では、n型分離領域12a表面のコンタクト部20の形成領域以外の残りの略全

コンタクト部11との電気的導通を図ったものである。他の構成及び動作は上記第1の実施例と同じなのでその説明を省略する。

以上のように、第1の実施例では、アイソレーション領域と受光部とが直接接続されているので、第2の実施例のようにアルミ配線パターンによる接続が不要となり、受光部の面積を広くすることができ、高感度となる。又、受光部形成用の分離領域を小さくすることができ、集積度を高めることができる。さらに、アルミ配線パターンの欠損による不良率が低下する。

これに対して第2の実施例では、コンタクトホール用フォトリソ、アルミ用フォトリソのマスクパターンを変えることにより、アイソレーション領域と受光部との接続が分離し易くなり、配線上、柔軟性に富むものである。

又、上記各実施例において導電型を指定したが、それらの導電型が全て逆の導電型であっても上記各実施例と同様の効果を奏する。

さらに、上記各実施例において半導体集積回路

内に通込んだ半導体光検出装置として説明したが、ディスプレイの半導体光検出装置であっても良い。

#### (発明の効果)

以上、詳細に説明したように本発明によれば短波長の入射光成分により $p-n$ 接合部に発生したキャリアを半導体基板上の接合層上に形成された半導体基板と同導電型の第1の領域により効率良く吸収し、又、長波長の入射光成分により $p-n$ 接合部に発生したキャリアを第1の領域及びこれと電気的に導通状態にある半導体基板とで効率良く吸収できるように構成したので、入射光の波長の長短いかんにかかわらず受光効率の向上が期待できる。

又、第1の領域と半導体基板とを配線を通じて接続可能に構成したので、それらを分離し易く、配線上、柔軟性に富むものが期待できる。

#### 4. 図面の簡単な説明

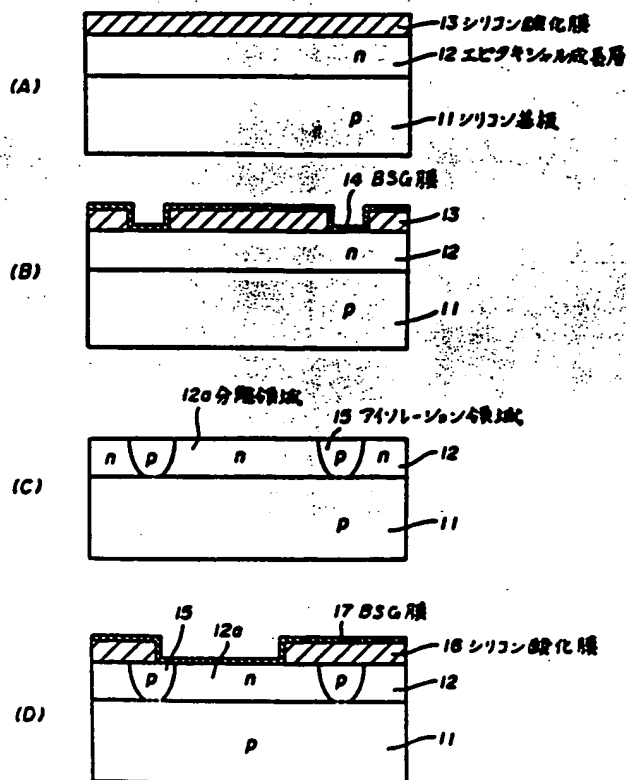
第1図は本発明の一実施例に係る半導体光検出装置の工程図、第2図は本発明の他の実施例に係

る半導体光検出装置の構造断面図、第3図は第1の従来例の半導体光検出装置の構造断面図、第4図は第2の従来例の半導体光検出装置の構造断面図である。

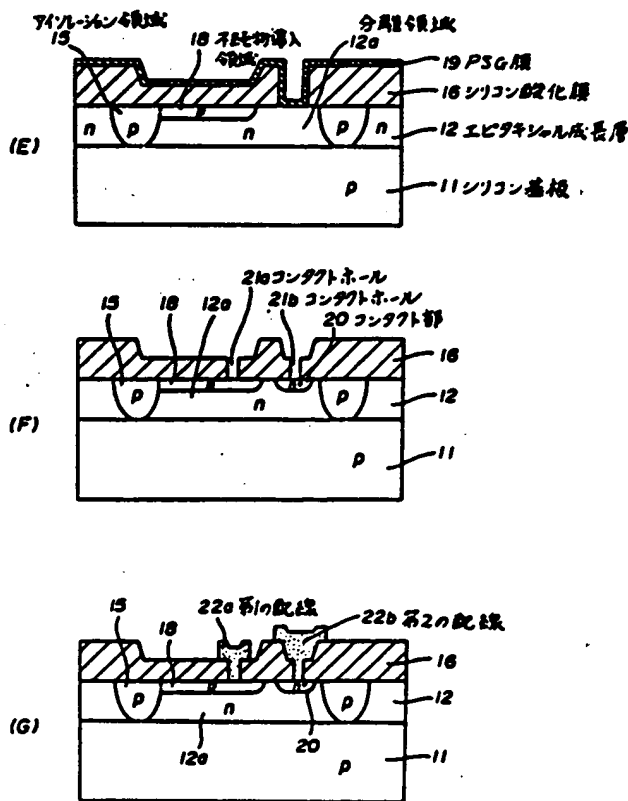
图中、11—シリコン基板、12—エピタキシャル成長層、12a— $n$ 型分離領域、15—アモルフォースシリコン領域、16—シリコン酸化膜、18—不純物導入領域、20—コンタクト部、22a—22c—配線。

特許出願人 沖電気工業株式会社

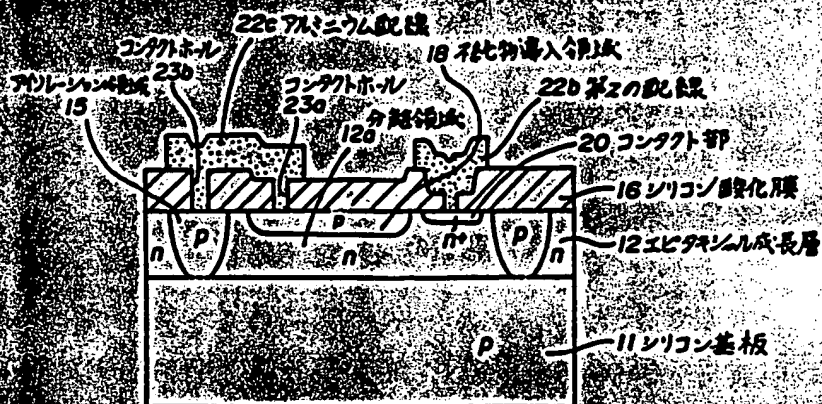
代理人 弁理士 菊池 弘



本発明の半導体光検出装置の工程図  
第1図

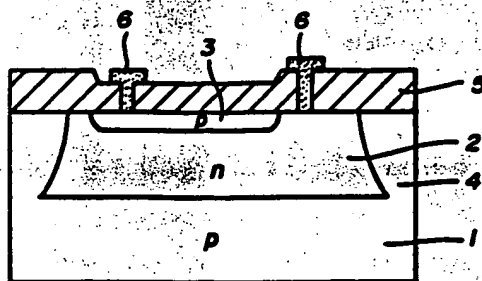


本発明の半導体光検出装置の工程図  
第1図



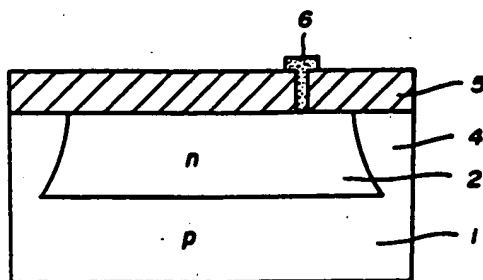
本発明に係る半導体光検出装置の断面図

## 第 2 圖



第1従来例の半導体光検出装置の断面構造図

### 第 3 回



### 第2従来例の半導体光検出装置の断面構造図

## 第 4 圖

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☒ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**